

長尾 崇弘 内木 英喜 七森 公碩

要旨

巻頭言

特集・

論文

特集・取り組

Ъ

特集・受賞技術

論
▽

近年、パワエレ機器において次世代半導体が注目されており、GaN は高周波駆動による電 力変換器の小型化が期待されている. しかし, GaN のゲート耐圧は 6 V 程度であり, スイッ チング時の電圧振動によって耐圧破壊する懸念がある。本研究では、デバイスの ON 時に おいてパッケージや配線の寄生成分を含めたモデリングを行い、デバイス内部のゲート電圧 振動を推定する手法を提案する. 実測ではゲート電圧はソースインダクタンスの影響が大きいため耐圧 を超えて振動していたが、モデルより内部のゲート振動は小さく耐圧の範囲内であることを推定した.

1.はじめに

近年、気候変動の影響が顕著になる中、環境への配慮が ますます重要視されている. それに伴い, カーボンニュー トラルへの取り組みが世界中で加速しており、日本におい ても 2050 年カーボンニュートラルに伴うグリーン成長戦 略が宣言された⁽¹⁾.カーボンニュートラルの達成に向けて パワエレ技術の進展が大きく期待されており, SiC や GaN などの次世代半導体の普及は、パワエレ機器の普及や省電 力化に大きく寄与する⁽²⁾⁽³⁾.これらの次世代半導体は、従 来の Si 半導体に比べバンドギャップや絶縁破壊電界などの 物性に優れる.特に GaN 半導体は HEMT 構造をとれるこ とが知られており、AlGaN/GaN 界面に形成される 2 次電 子ガスを電流経路として使用することが可能となる⁽⁴⁾.こ れにより同じ ON 抵抗デバイスにおいて入力容量を下げる ことが可能となり、高周波駆動による電力変換器の小型、 高効率化が期待される⁽⁵⁾.

電力変換器において, パワーデバイスの ON/OFF によっ て電力制御が行われる. ON 時は損失を低減するため電流 経路のオン抵抗を十分小さくする必要があり、ゲートソー ス間に十分な電圧を印加し電流経路を確保するオーバドラ イブが用いられる. GaN の場合,オーバドライブを行うた めには 4.5 V 以上の電圧が必要となる一方, ゲート耐圧は 6 V 程度と小さく、印加電圧と耐圧までのマージンが小さ い⁽⁶⁾.その結果、ゲートソース間耐圧に余裕がなく、高速 スイッチングによる電圧サージやその後の電圧振動によっ て容易に耐圧を超えてしまい破壊する懸念がある.この課 題を解決するため、半導体メーカでは、瞬間的なゲート耐 圧を規定したり⁽⁷⁾,ゲート耐圧を高くした GaN デバイス の開発に取り組んでいる⁽⁸⁾.

また、デバイスのチップは異物保護などのため樹脂モー ルドでパッケージングされており、ゲートソース間を直接 測定することはできない. パッケージ外部にある電極端子 の電圧は測定可能だが、その場合、チップから電極端子ま での寄生成分の影響を受けてしまい、正確な電圧を把握す ることが困難である.

本研究では,電力変換器で一般的に使われるハーフブリッ ジ回路において、デバイスのターン ON 時の挙動を配線や デバイスのパッケージ内部の寄生成分を含めてモデル化す ることによって、デバイス内部のゲートソース間容量に印 加されている電圧振動の推定手法を提案する.

2. ターンON時の回路モデリング

本研究では、ハーフブリッジ回路における Lo サイド側 のターン ON 時のスイッチングをモデリングする.

図1 GaNデバイスの等価モデル



2.1. パワー半導体デバイスの寄生成分

GaN デバイスの等価モデルは、図1のように表される. 一般にゲート電圧はゲートソース間容量 Cgs の電圧を指 す.しかし、前述のとおり実際の測定ではパッケージ内部

のコモンソースインダクタンス Lcs をはじめ, 配線の抵抗 やインダクタンスの影響が含まれてしまい, Cgs 電圧を測 定することは困難である.

図2 寄生成分を含めた等価回路



2.2. モデルの構築

理想的なハーフブリッジ回路に,半導体デバイスやデバ イスを実装する配線基板の寄生成分を含めた等価回路を図 2 に示す.ターン ON 中に流れる直流電流を考慮するため, Hi サイドのドレインソース間に L 負荷を接続している.直 流電流は,計算時に L 負荷電流に初期値を与えることによっ てモデルに反映する.Loサイドのターン ON 時は,Hi サイ ドは OFF,Loサイドが ON となっている.したがって,交 流電流は,Hi サイドは各端子間容量を,Loサイドはチャネ ル抵抗を,そしてバイパスコンデンサ Csnb を経由した経路 を流れる.直流電流は電源から L 負荷を経由して流れる.

図3にゲート電圧振動を表現するための簡易モデルを示 す.

図3 Loサイド側のターンON時の簡易モデル



Lo サイド Q2 は ON 状態であるため、チャネル抵抗は 小さく無視できるものとする。その場合、ゲートソース間 容量 Cgs は帰還容量 Cgd を含めた入力容量 Ciss として表 現され、本モデルでは Ciss に印加される電圧をゲート電 圧と定義する。Hi サイド Q1 はドレイン、ソース、ゲート の各端子間容量の合成容量を考えた時,ドレインソース間 容量 Cds が支配的になることから Cds を反映する.また, 交流電流の経路に存在する抵抗成分,インダクタンス成分 は,Rm,Lmとして表現する.さらに,Loサイドゲート駆 動回路に存在する抵抗成分,インダクタンス成分は Rg,Lg と表現し,ゲートソース間に印加する電圧は Vg とする.

Hi サイドゲート駆動回路に存在する抵抗成分,インダク タンス成分は,ターン ON 時の挙動には影響しないため, 本モデルでは省略する.

バイパスコンデンサ Csnb は Cds と比較して十分大きい ため、交流経路においては電源とみなすことができる.こ の際、直流経路の電源と兼ねることができ、本モデル上で は電源 E として扱う.

3.評価検証

3.1. パラメータと初期条件の決定

本モデルの妥当性を検証するため,簡易モデルの各パラ メータにデバイスや基板パラメータの値を代入し電圧波形 を算出した.表1に電圧波形の算出に用いたパラメーター 覧を示す.

動作条件として、電源電圧を100V,L負荷に流れる初 期電流を12Aとした、スイッチング時の挙動を模擬する ため、時間 t=0 において、電源電圧Eを0→100V,Lo サイドゲート電圧 Vgを0→5.2V にそれぞれステップ応 答させることによってモデルの電気的状態を変化させ、電 圧波形を算出した。

GaN デバイスは, EPC2010C を用いた. ターン ON 時 の直前に Hi サイド, Lo サイドそれぞれのデバイスに印加 されている電圧を考慮し, Ciss は E ≒ 0V 時の値, Cds は E = 100 V 時の値をそれぞれデータシートより用いた⁽⁷⁾. コモンソースインダクタンス Lcs は, 300 pH を用いた⁽⁹⁾. 基板の抵抗成分, インダクタンス成分は, 後述する実機の データと比較するため, 基板の設計データを ANSYS Q3D Extractor を用いて解析を行い, 該当するパラメータを抽 出した.

表1 パラメーター覧

記号	パラメータ	記号	パラメータ
Rm	0.5Ω	Ciss	420 pF
Lm	7.8 nH	Cds	240 pF
Rg	11. 5 Ω	Lcs	300 pH
Lg	19. 8 nH	Lo	174 uH
E	0 → 100 V	Vg	0→5. 2 V

取り組

3.2. モデルの妥当性の検証

電圧振動モデルの妥当性を評価するため、ダブルパルス 評価にて実機との比較評価を行った.ゲート電圧の測定に は、できる限りデバイス近傍にプロービング端子を設けて 光絶縁プローブ(TIVP05 Tektronix 製)を用いて測定した. 実測波形とモデリング波形の比較を図4に示す.破線が実 測波形,実線がモデリング波形である.図4の比較波形では、 ターン ON がはじまり Lo サイドのチャネルに電流が流れ 始めた時間を0sとして示している.今回のモデルにおいて、 デバイスの過渡時の変化は考慮していないため波形は重な り合っていないが、波形の形状、及び振動周波数は、高い 精度で一致している.実際、モデリング波形の振動周波数 は、114.9 MHz であり、実測波形の振動周波数は117.9 MHz であるため、その誤差は 2.5 %であった.

ゲート電圧のピーク値を比較すると、モデリング波形の ピーク値は8.51 V であったのに対し、実測波形のピーク 値は7.42 V であり、その誤差は12.8 %であった. これは、 モデリング波形ではスイッチングの挙動を模擬するためE, Vg をステップ応答させているため、実測と比較して変化 が急峻であり、その結果、ゲート電圧のピーク値に差異が 生じたと考えられる.

3.3. デバイス内部のゲート電圧の推定

本モデルを用いて、実際のデバイス内部のゲート電圧(本 モデルにおける Ciss 電圧)の推定を行う.図5にモデル から算出した同条件における Ciss の電圧波形を示す.図 5からわかるとおり、Ciss 電圧の振動は実際に測定可能な Lcs を含んだ電圧と比較して振動が小さく.ピーク電圧は 5.80V であり耐圧の範囲内に収まっている.これは、ター ン ON 時に電流が変化することでインダクタンスに発生す る逆起電力の影響が大きいことを示している.発生する逆 起電力 V の大きさは、ドレイン電流変化量 *dI_d/dt* を用い て式 (i) で表される.

Lcs は 300 pH と小さいが GaN は数 ns オーダーで電流 が変化するため、ドレイン電流の変化量が大きいため発生 する起電力が大きく、測定される電圧波形と実際のデバイ ス内部のゲート電圧に大きな差異が生じていると考えられ る.スイッチング開始直後のゲート電圧の大きな沈み込み もLcs の影響と考えられる.モデルより推定した波形によっ て、デバイス内部のゲート電圧についてピーク電圧は実測 値よりも小さく、また、測定に見られるような大きな電圧 振動はしていないと考えられ、GaN のようなゲート耐圧 が小さなデバイスにおいても、問題なく動作できていると みなすことができる.これにより、スイッチング速度をよ



り高速にしたり印加するゲート電圧を大きくしたりすることが可能となり、スイッチング損失を低減することが可能となる.

図6にモデルにおける2つのインダクタンスLmとLg をパラメトリック変化させた時のゲート電圧のピーク値 マッピングを示す.一般にスイッチング回路におけるイン ダクタンスは小さくすることが要求されるが,図6より単 にインダクタンスを小さくすればピーク値が最小になるわ けではなく,2つの値をバランスよく設計することにより, ターン ON 時のゲート電圧振動のピーク値を抑えることが 可能となる.

取り組み

4.まとめ

本研究では、一般的なスイッチング回路であるハーフブ リッジ回路において、デバイスパッケージや基板に含まれ る寄生成分を加味したターン ON 時の回路モデルを作成し た.本モデルを用いることによって、実際には測定が困難 なデバイス内部の挙動を推定する手法を示した.GaN を 用いてスイッチングを行う場合、ゲート耐圧が小さくター ンON 時のサージやその後の振動によって容易に耐圧破壊 してしまう可能性がある。高速スイッチングによって電流 変化が大きい場合、コモンソースインダクタンスの逆起電 力によって実測波形とデバイス内部のゲート電圧には大き な差異が生じてしまうが、本モデルを用いてデバイス内部 のゲート電圧を推定することにより、耐圧超えの判定を行 うことが可能となる。これにより GaN の特徴である高速 スイッチング、低損失を活かしたパワエレ機器の小型、高 効率化が実現できる.

参考文献

- (1)内閣官房ほか:2050年カーボンニュートラルに伴うグリーン成長戦略, 2021年.6,(2021)
- (2) 高橋良和,両角朗,西村芳孝:パワーエレクトロニクスを支えるパワー半導体 モジュール技術の最新動向, In マイクロエレクトロニクスシンポジウム論文 集 第 26 回マイクロエレクトロニクスシンポジウム (pp, 15-22), 一般社 団法人 エレクトロニクス実装学会, (2016)
- (3) IMAOKA, J:カーボンニュートラルへ向けたパワーエレクトロニクス技術動 向と磁気部品の応用技術-高電力密度/高効率化/モデリング, 日本 AEM 学会誌, 30(1), (2022)
- (4) 菅沼克昭:SiC/GaN パワー半導体の実装と信頼性評価技術pp, 54-59, (2014)
- (5) 吉野学,竹内悠次郎,大井幸多,中島昭:パワー半導体デバイスの最新動向,電気学会論文誌 C (電子・情報・システム部門誌), 144(3), 186-192, (2024)
- (6) Efficient Power Conversion Corporation: EPC2010C Datasheet, Revised April 2021
- (7) GaN Systems: GS66516T Datasheet, Rev211025
- (8) ローム株式会社ホームページ
 https://www.rohm.co.jp/news-detail?news-title=2022-03-23_
 news_gan-hemt&defaultGroupId
- (9) David Reusch(Efficient Power Conversion Corporation) : White Paper:WP009, (2020)

著者







長尾 崇弘 研究開発部

内木 英喜 七 研究開発部 舞鶴工業

七森 公碩 舞鶴工業高等専門学校



巻頭言

取り組